

200 nm —

RUB

RUHR-UNIVERSITÄT BOCHUM

Nanoelektronik

VORLESUNG Sommersemester 2024

Ulrich Kunze



FAKULTÄT FÜR ELEKTROTECHNIK UND INFORMATIONSTECHNIK
Lehrstuhl für Werkstoffe und Nanoelektronik

Übersicht

1. Von der Mikroelektronik zur Nanoelektronik
2. Festkörperelektronik
3. Grundelemente für Quantenstrukturen
4. Herstellung von Nanostrukturen
5. Quantenfilme
6. Quantendrähte
7. Quantenpunkte

Übersicht

1. Von der Mikroelektronik zur Nanoelektronik

1.1 Das Moore'sche Gesetz

1.2 Aktuelle Herausforderungen

1.3 Neue Ansätze für die CMOS-Technologie

1.4 Effekte in kleinen Strukturen

1. Von der Mikroelektronik zur Nanoelektronik

1.1 Das Moore'sche Gesetz

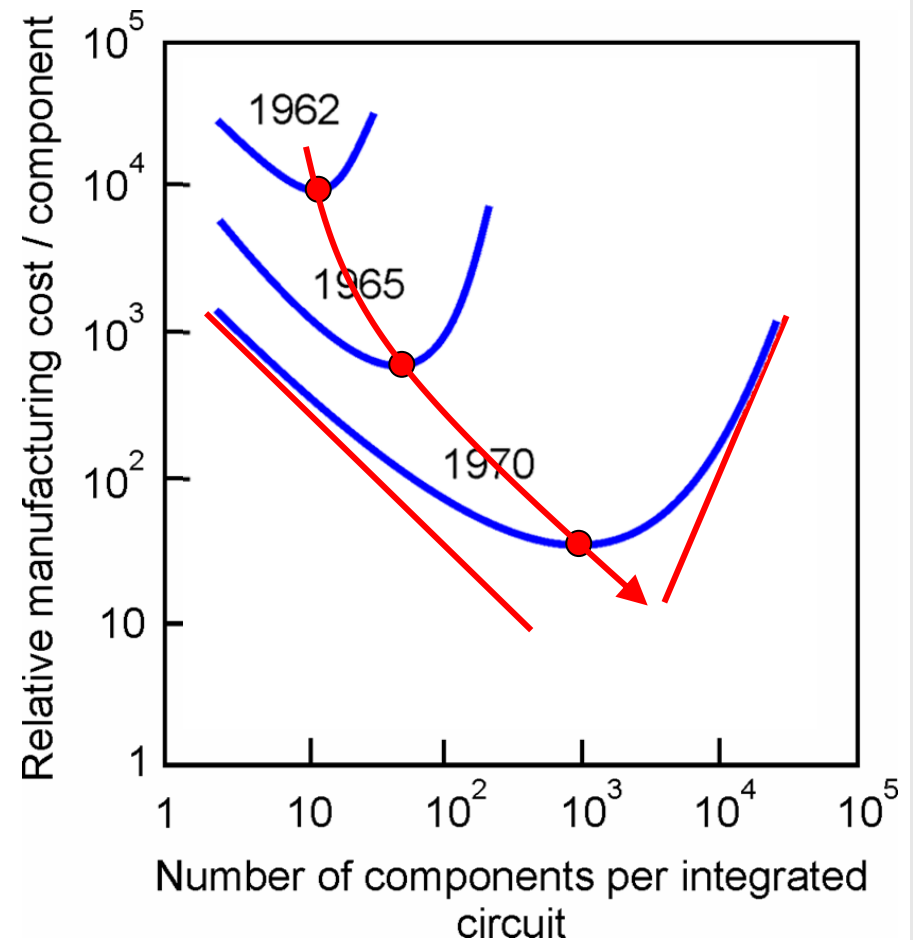
Gordon Moore 1965

größere **Schaltkreise** reduzieren
die Kosten je Bauelement

zu große Komplexität
beeinträchtigt die Ausbeute

Es gibt ein **Minimum** in den
Kosten je Bauelement als
Funktion der Zahl der
Bauelemente je IC

verbesserte Technologie
verschiebt das Minimum



G.E. Moore. Electronics **38**, 114 (1965)

1. Von der Mikroelektronik zur Nanoelektronik

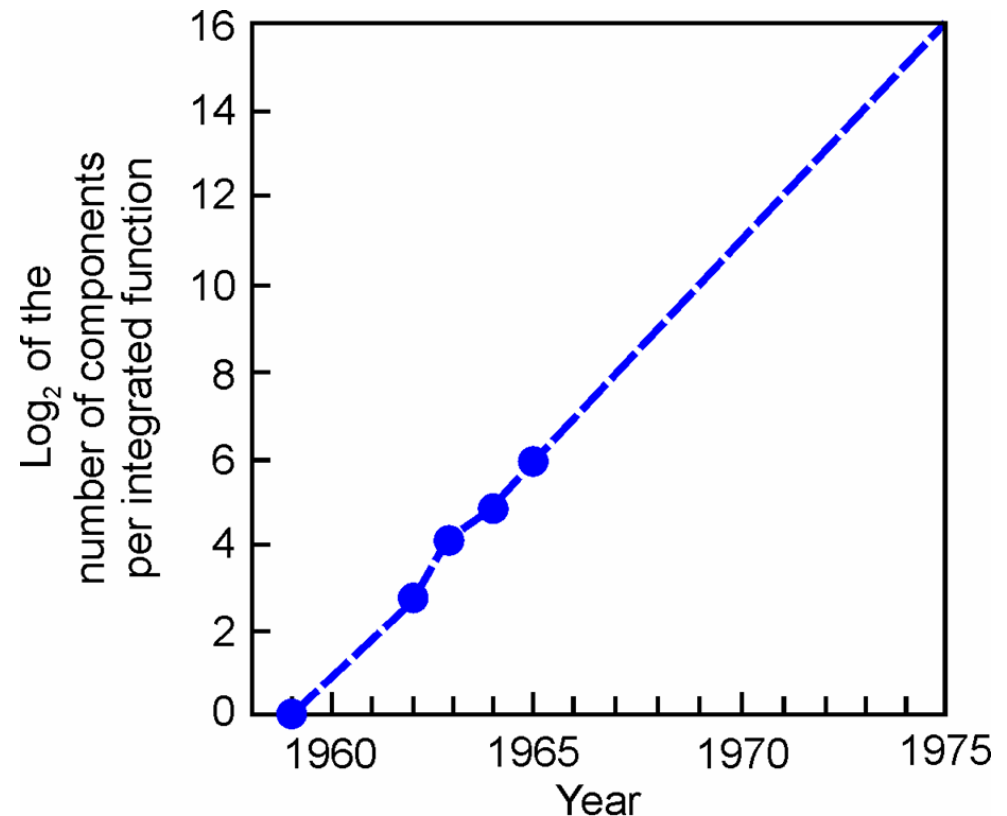
1.1 Das Moore'sche Gesetz

Gordon Moore 1975

Die **Komplexität** für minimale Kosten je Bauelement steigt etwa um den **Faktor 2 pro Jahr**

Ökonomisch motivierter **Exponentialverlauf** des Wachstums

Prognose bis 1975



G.E. Moore. IEDM Technical Digest, Washington DC, 1975, pp. 11-13

1. Von der Mikroelektronik zur Nanoelektronik

1.1 Das Moore'sche Gesetz

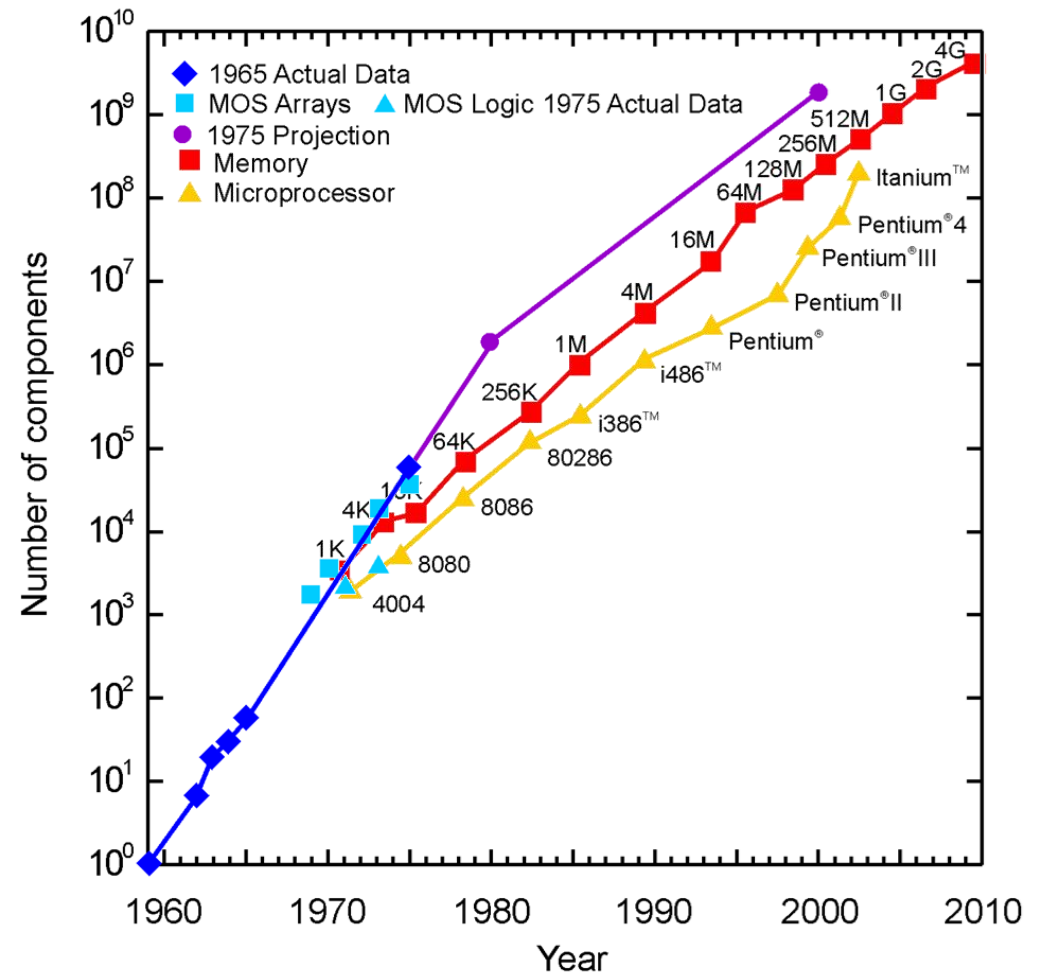
Weitere Entwicklung

"Moore'sches Gesetz" eingeführt durch Carver Mead (Caltech)

Verdopplung der Transistorzahl ab 1980 alle 2 Jahre

Strukturgröße, Chipfläche, Bauelement- und Schaltungsdesign

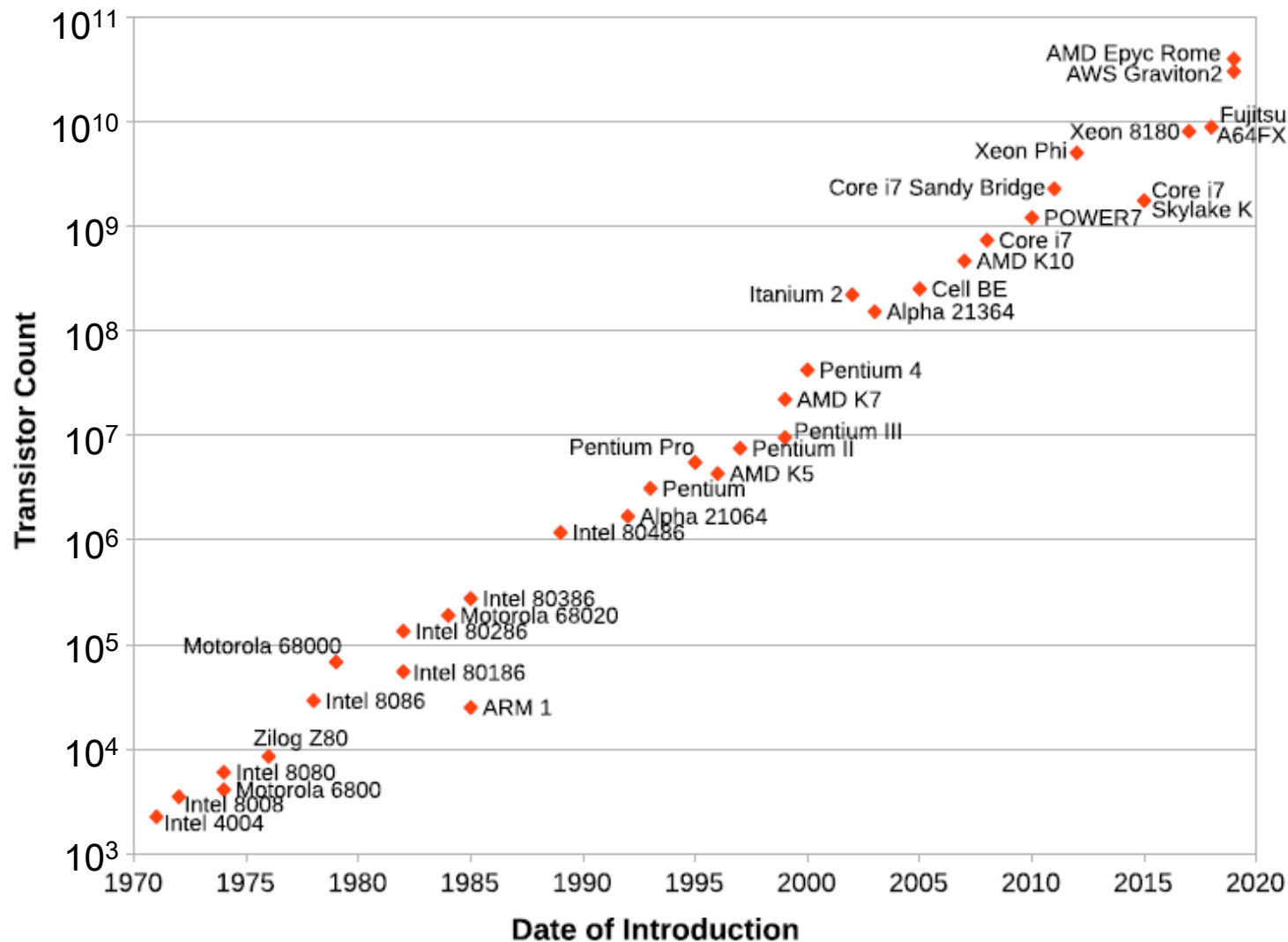
1999: International Technology Roadmap for Semiconductors (ITRS)



<https://www.sciencephoto.com/media/348724/view/moore-s-law-of-computing-power>

1. Von der Mikroelektronik zur Nanoelektronik

1.1 Das Moore'sche Gesetz

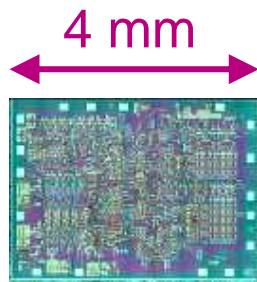


<https://www.sciencedirect.com/topics/computer-science/moores-law>

1. Von der Mikroelektronik zur Nanoelektronik

1.1 Das Moore'sche Gesetz

Beispiele

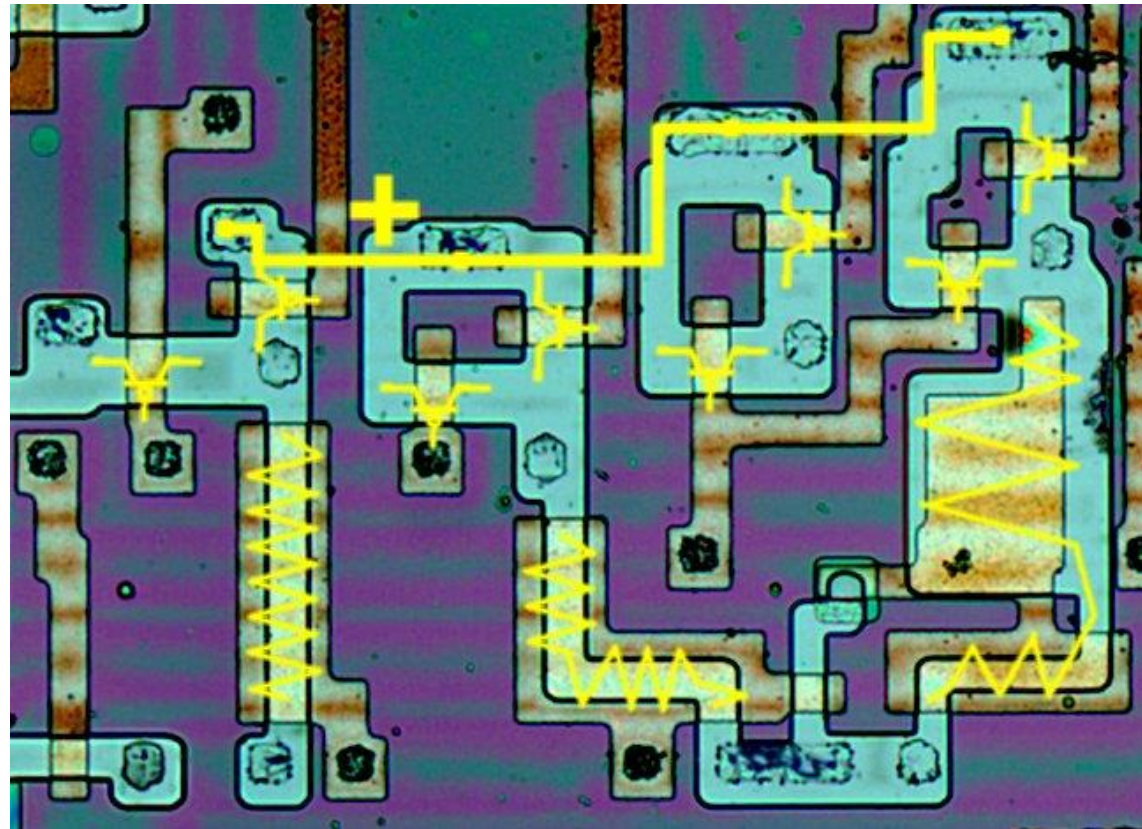


1971: INTEL 4004

$f_{\text{Takt}} = 740 \text{ kHz}$

Transistoren: 2.300

min. Struktur $10 \mu\text{m}$

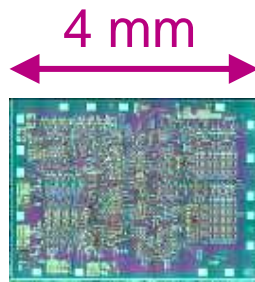


INTEL 4004 in PMOS Planar-FET technology

1. Von der Mikroelektronik zur Nanoelektronik

1.1 Das Moore'sche Gesetz

Beispiele

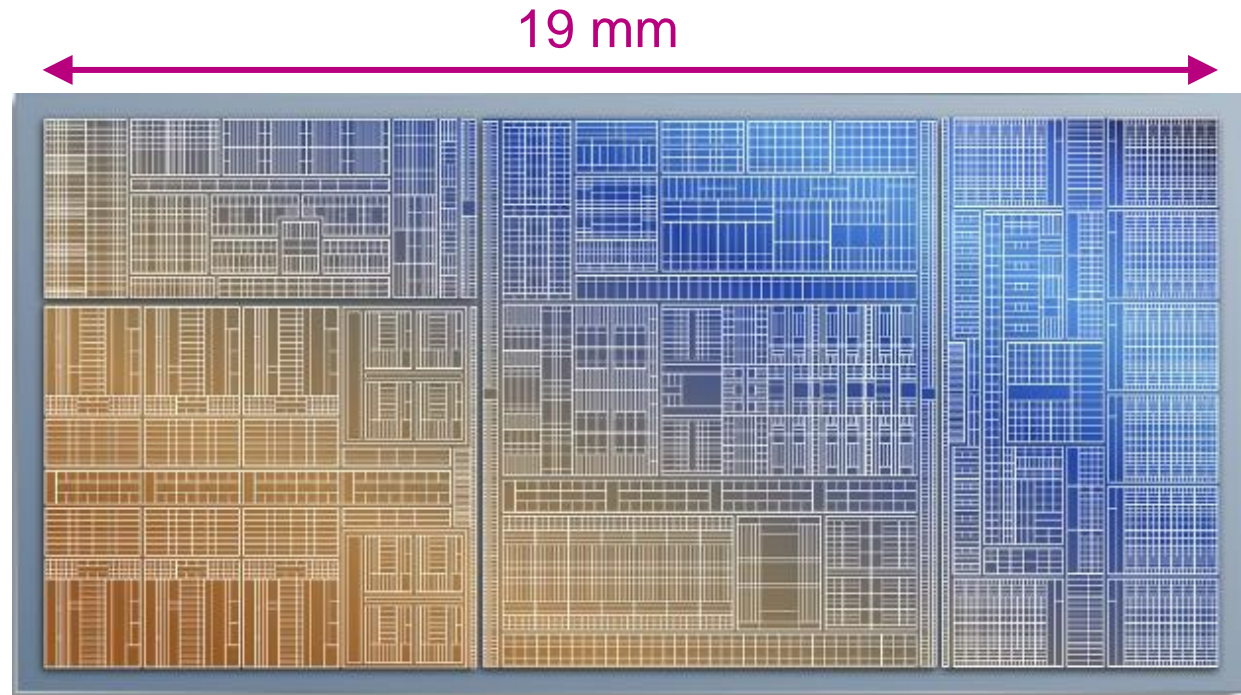


1971: INTEL 4004

$f_{\text{Takt}} = 740 \text{ kHz}$

Transistoren: 2.300

min. Struktur 10 μm



2023: INTEL 7 (Meteor Lake, Core Ultra 9)

$f_{\text{Takt}} = 5 \text{ GHz}$

Transistoren: $\sim 2.8 \times 10^{10}$

min. Struktur 7 nm FinFET (trigate)

<https://wccfttech.com/roundup/intel-meteor-lake-core-ultra-cpus/>

1. Von der Mikroelektronik zur Nanoelektronik

1.1 Das Moore'sche Gesetz

Technologische Basis

Strukturgröße sinkt:
"Herausforderung
und Motivation für
die Entwickler"

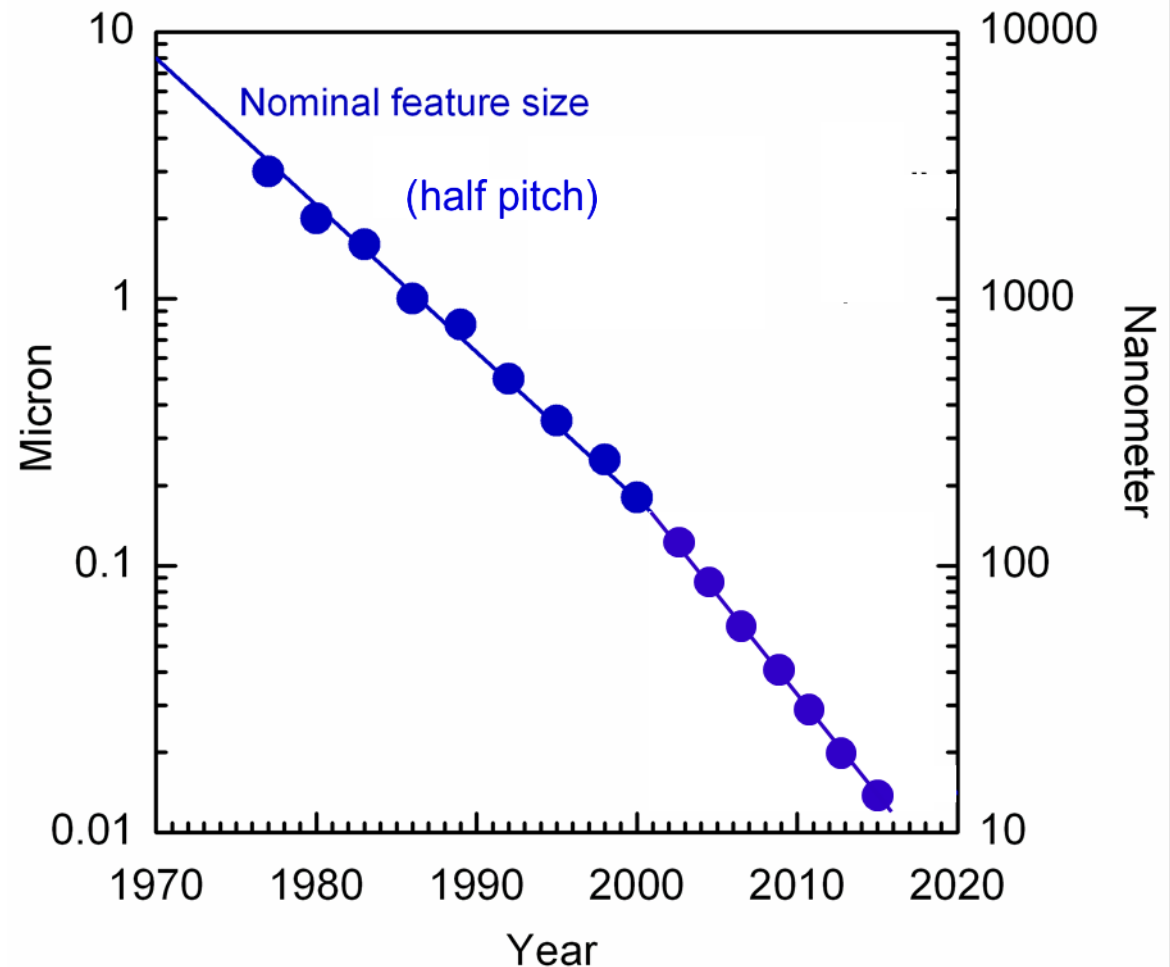
Faktor 0.7 etwa alle
2 Jahre (ITRS)

2022 Intel 7 nm (UV)
Gate half pitch 30 nm

2023 Intel 4 nm (EUV)
Gate half pitch 20 nm

2024 Intel 3 nm (EUV)

2024 Intel 2 nm (EUV)



M. T. Bohr, I. A. Young, IEEE Micro **37**, 20 (2017)

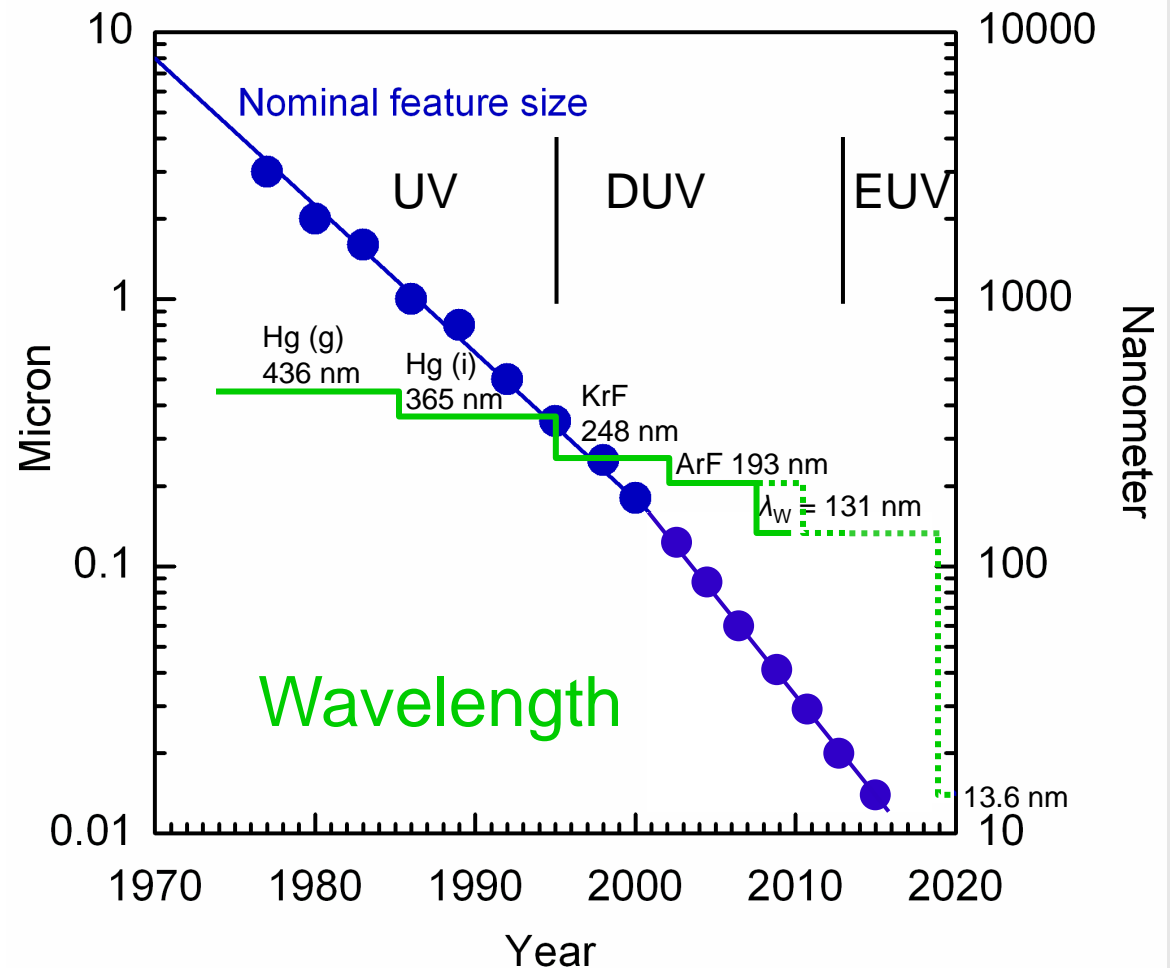
1. Von der Mikroelektronik zur Nanoelektronik

1.1 Das Moore'sche Gesetz

Lithographie

193 nm Quelle
bis zu "7 nm"
angewendet

EUV Lithography
unter "7 nm"
angewendet



J. T. Azpiroz, A. Rosenbluth, SBMO/IEEE MTT-S International Microwave & Optoelectronics Conference (IMOC), Rio de Janeiro, Brazil, 2013, pp. 1-5

1. Von der Mikroelektronik zur Nanoelektronik

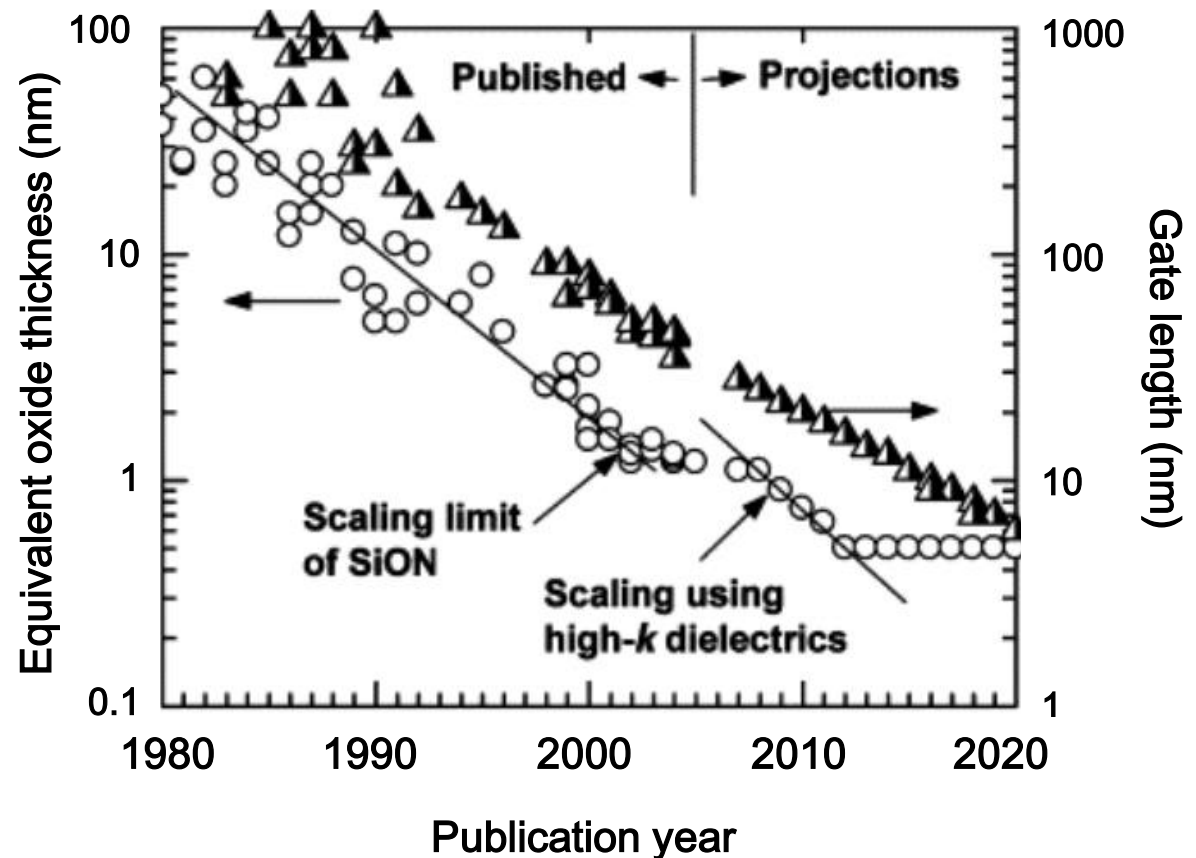
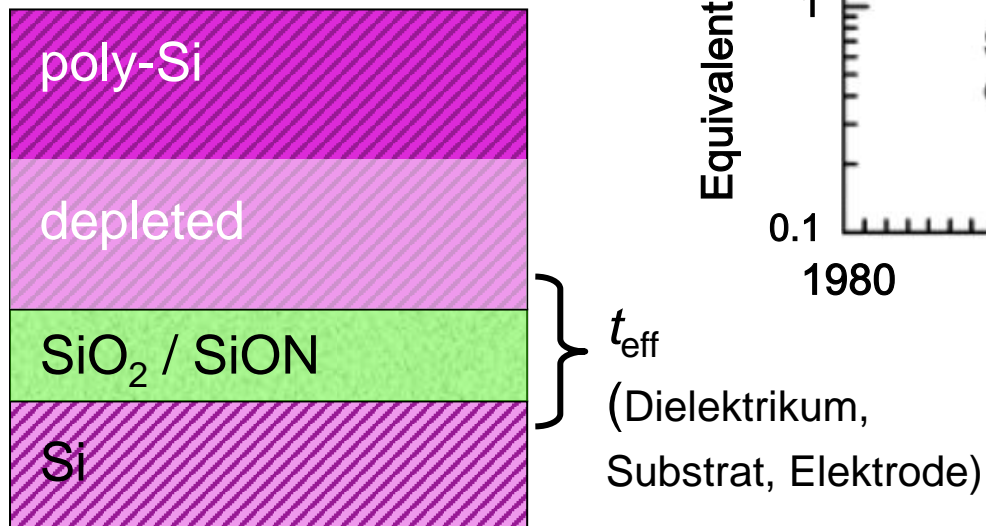
1.1 Das Moore'sche Gesetz

Dicke des Gateoxids

physikalische Dicke

2007 unter 1 nm

Tunnel-Leckströme,
neue Bauelement-Konzepte !



B. H. Lee *et al.*, *materialstoday* **9**, 32 (2006)

1. Von der Mikroelektronik zur Nanoelektronik

1.2 Herausforderungen am Übergang

Gate-Dielektrikum

Materialien mit hoher DK

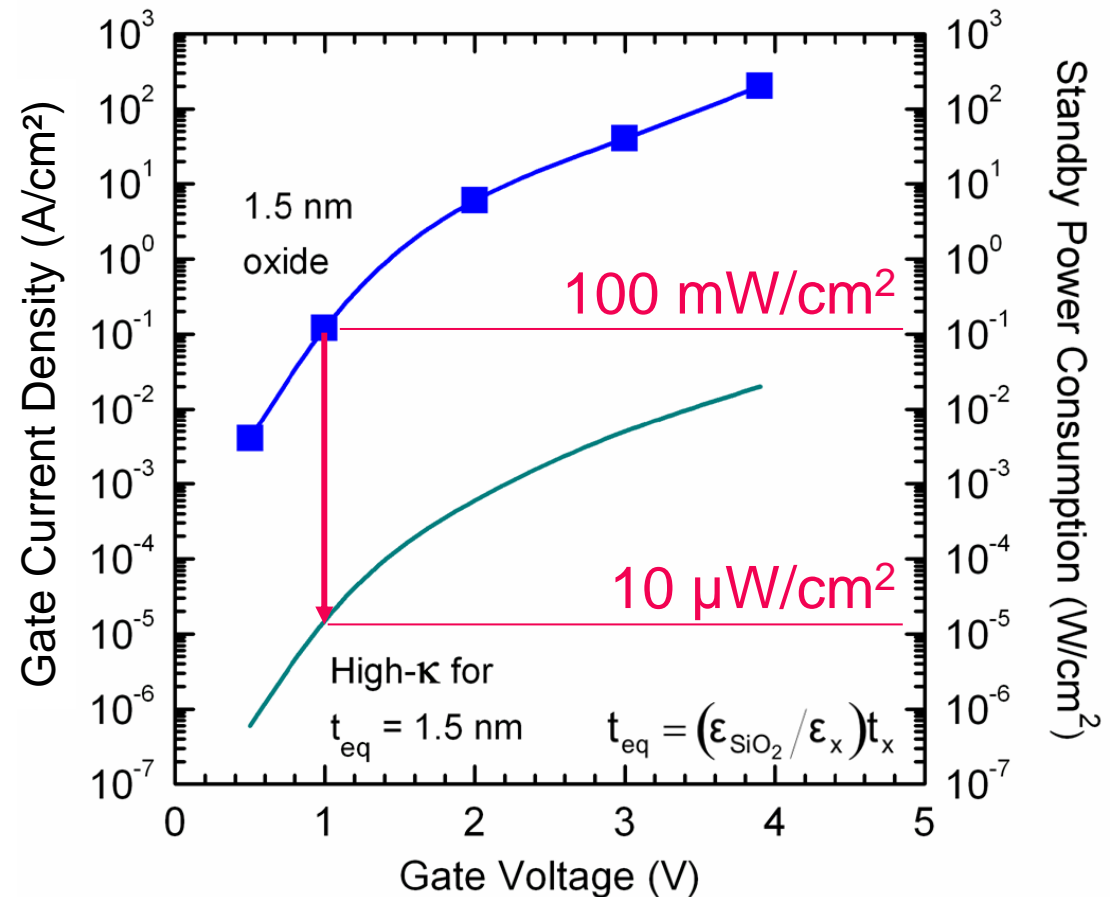
($\epsilon_r > 10$): $\text{SiO}_2 + \text{HfO}_2$
 $(\text{HfO}_2)_x(\text{SiO}_2)_{1-x}$
 = **Hf-Silikat**

Dünne konforme Schichten:
 Deposition durch **ALD**

verschiedene Metalle
 statt p^+ und n^+ Poly-Si

neue Ätzprozesse

Reihenfolge mit
 thermischen Prozessen



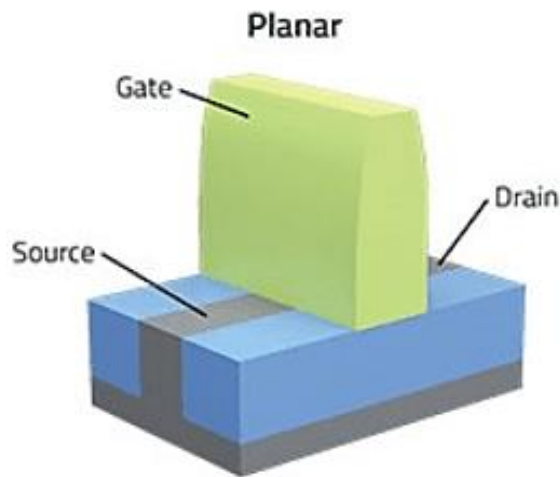
R. Waser (Ed.): Nanoelectronics and Information Technology. Wiley-VCH, Weinheim 2003

1. Von der Mikroelektronik zur Nanoelektronik

1.2 Herausforderungen am Übergang

Kanal und Kontakte

Planar-FET (≥ 20 nm): MOSFET mit separat kontaktierten Gebieten für S und D, seit Jahrzehnten in Gebrauch. Bei sehr dünnen Oxiden (seit 2010) Probleme mit dem Leckstrom.



<https://semiengineering.com/what-designers-need-to-know-about-gaa/>

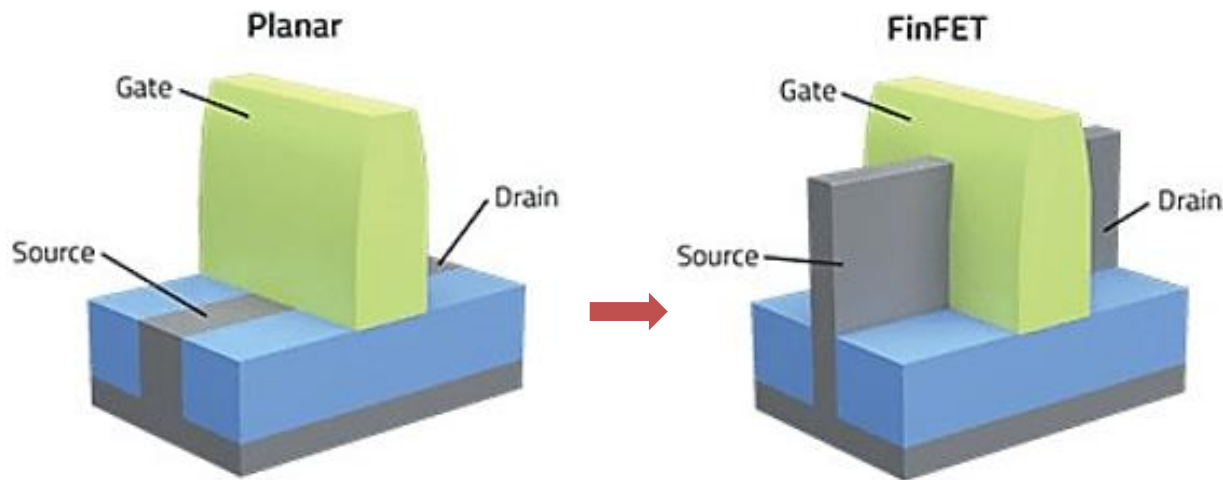
1. Von der Mikroelektronik zur Nanoelektronik

1.2 Herausforderungen am Übergang

Kanal und Kontakte

Nanowire (20 – 4 nm): Statt separater S-/D-Gebiete homogen dotierter Halbleitersteg. Gate steuert an drei Flächen.

Bezeichnungen: FinFET (IBM), Tri-Gate (Intel), Multi-Gate, Vertikal-FET, junctionless tri-gate FET.



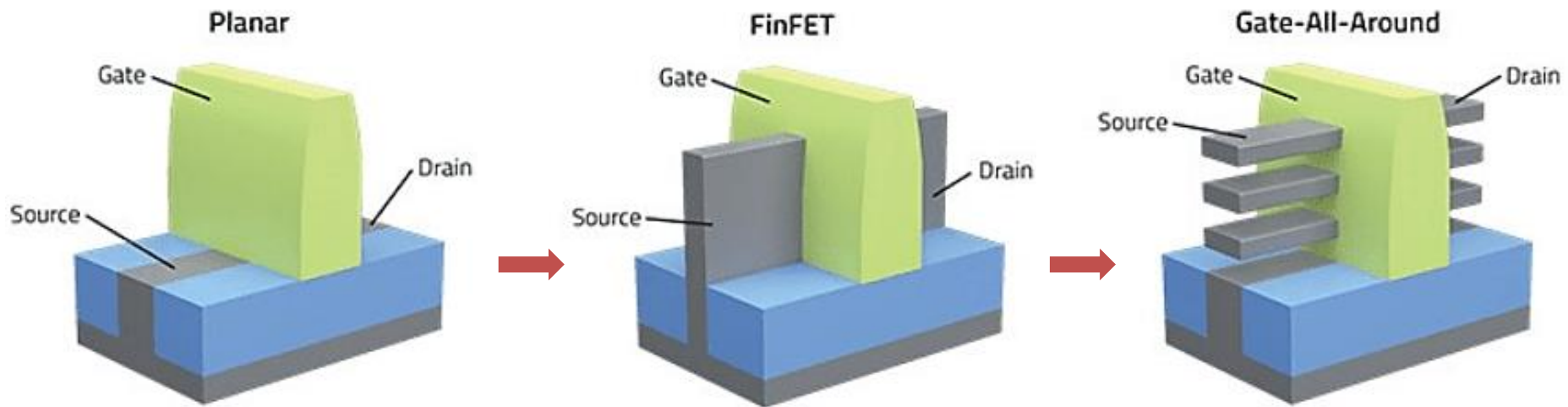
<https://semiengineering.com/what-designers-need-to-know-about-gaa/>

1. Von der Mikroelektronik zur Nanoelektronik

1.2 Herausforderungen am Übergang

Kanal und Kontakte

Gate-All-Around (< 4 nm): Horizontal gestapelte Nanostreifen gemäß Vorgabe durch IBM, bestehend aus abwechselnden Schichten aus Si und SiGe. Gemeinsam in Stapeln strukturiert. Das Gate umschließt jeden Streifen komplett.



Kosten: Design für 7 nm kostet \$222 Mio., für 5 nm 435 Mio., für 3 nm \$650 Mio.

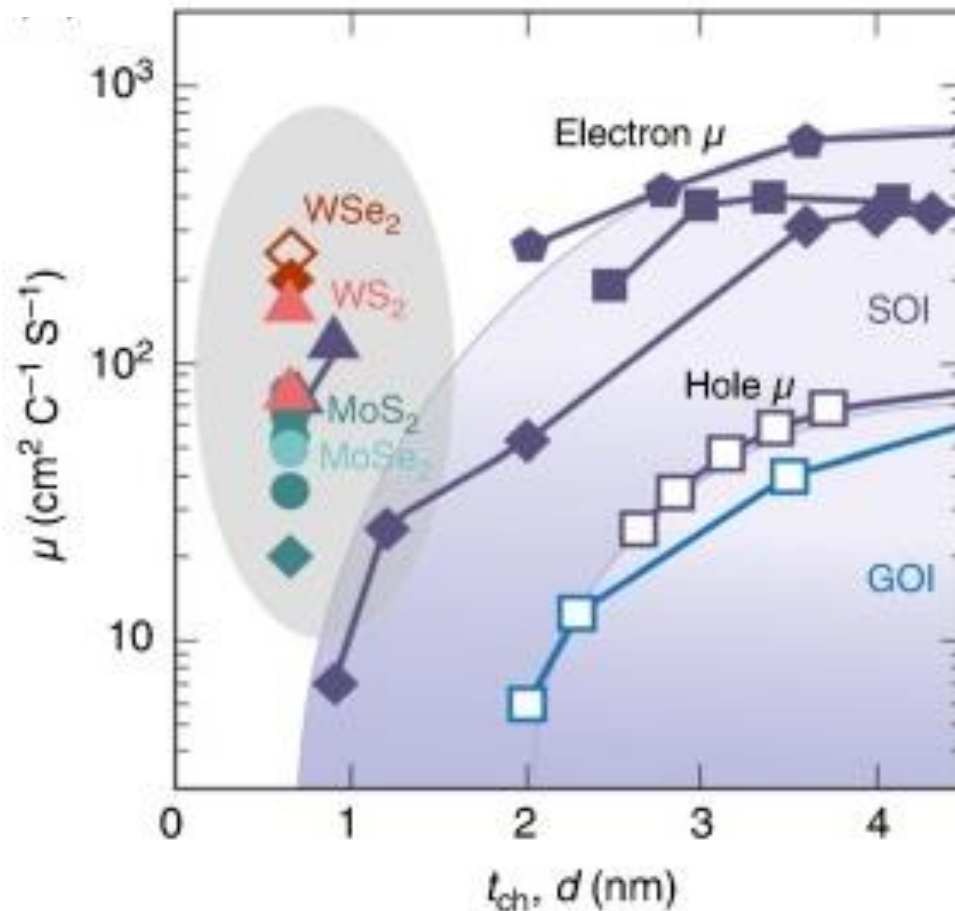
<https://semiengineering.com/what-designers-need-to-know-about-gaa/>
<https://semiengineering.com/making-chips-at-3nm-and-beyond/>

1. Von der Mikroelektronik zur Nanoelektronik

1.2 Herausforderungen am Übergang

Kanal und Kontakte

Device Performance: Die Beweglichkeit der Ladungsträger in sehr dünnen Filmen sinkt auf Grund der Oberflächenstreuung auf nicht akzeptable Werte. Neue Materialien könnten hier einen Ausweg bieten. (SOI: Silicon on insulator
GOI: Germanium on insulator)



<https://www.sciencedirect.com/topics/materials-science/high-kappa-dielectric>

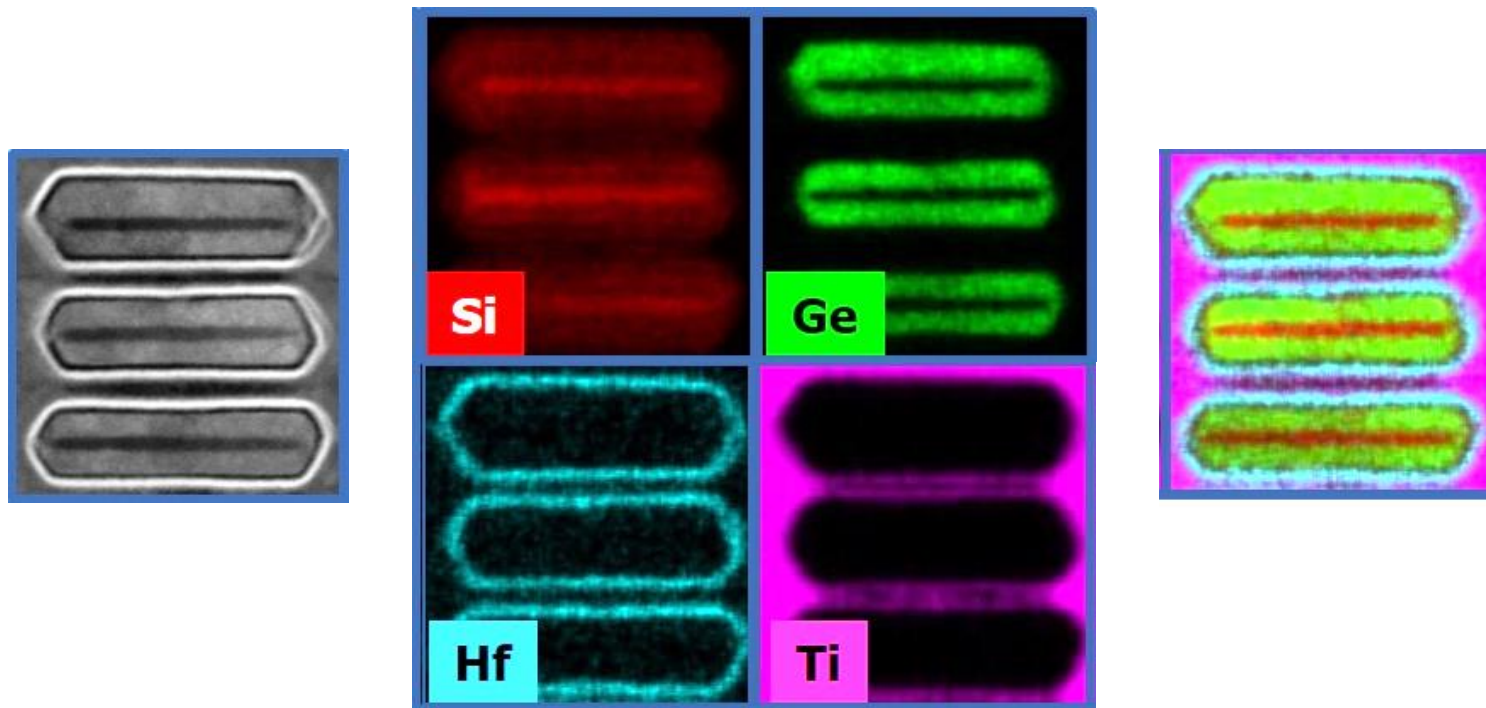
1. Von der Mikroelektronik zur Nanoelektronik

1.2 Herausforderungen am Übergang

Gate-All-Around

Cross-sectional **STEM** image and **EDX** element map of stacked SiGe nanosheet channel with 4 nm-thick $\text{Si}_{0.65}\text{Ge}_{0.35}$ epitaxial growth along the gate post M1.

$W_{\text{sheet}} = 40 \text{ nm}$. Source: IBM



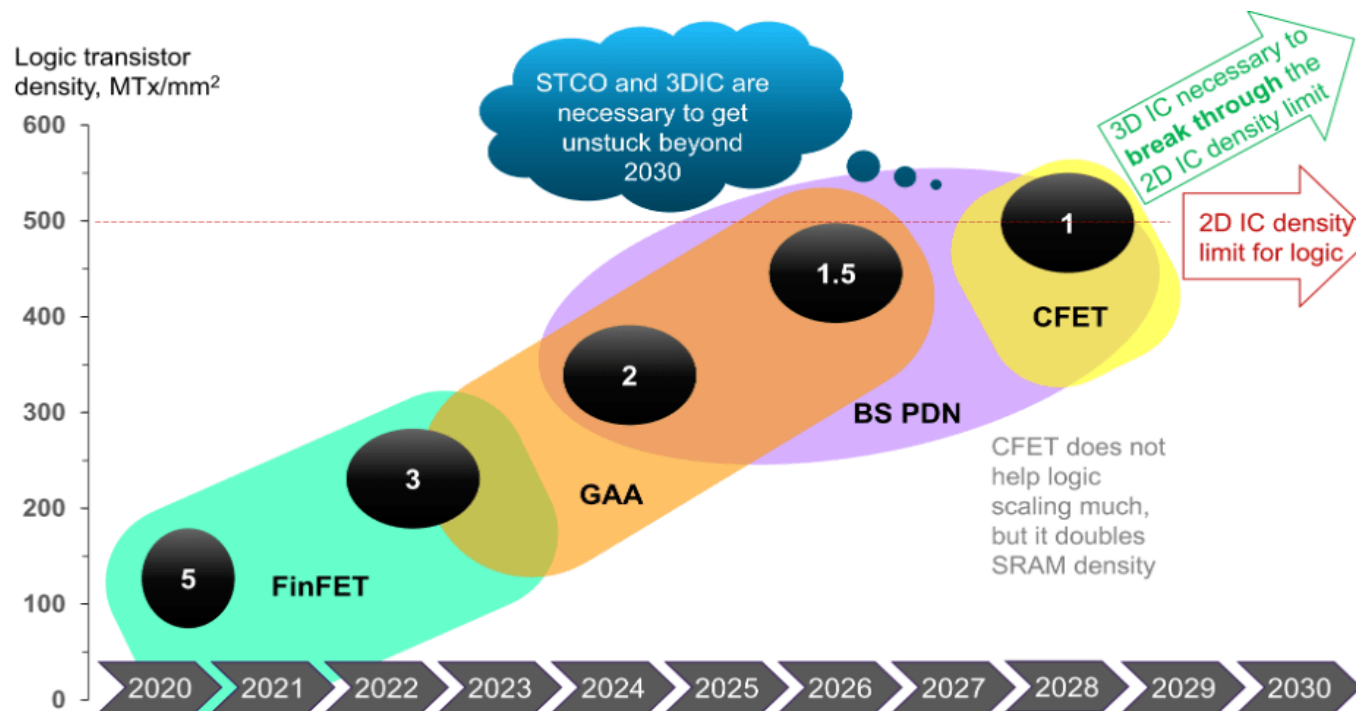
<https://semiengineering.com/new-transistor-structures-at-3nm-2nm/>

1. Von der Mikroelektronik zur Nanoelektronik

1.2 Herausforderungen am Übergang

Ausblick (Parameter, Probleme)

FinFET (thickness, height, number of fins, *width variations*), GAA (thickness, width, number of sheets, *dopant fluctuations*), BS PDN = Backside Power Delivery Network, CFET = Complementary FET technology, STCO = System Technology Co-Optimization, 3DIC = 3D IC Technology.



<https://semiengineering.com/what-designers-need-to-know-about-gaa/>

1. Von der Mikroelektronik zur Nanoelektronik

1.3 Neue Ansätze für die CMOS-Technologie

Ideen für weiteren Fortschritt durch

- neue Materialien
- neue Strukturen
- neue Effekte, Zustandsvariablen
- neue Technologien, Ultralithographie / Selbstordnung

Bedingungen für deren technischem Einsatz

- kompatibel mit Si-SiGe CMOS
- Verstärkung, Zuverlässigkeit, Energiebedarf
- Raumtemperaturbetrieb

R. Waser (Ed.): Nanoelectronics and Information Technology. Wiley-VCH, Weinheim 2003

1. Von der Mikroelektronik zur Nanoelektronik

1.3 Neue Ansätze für die CMOS-Technologie

Materialien + Strukturen

Carbon-Nanotubes

single-walled, $d = 0.7 - 7 \text{ nm}$

metallisch / halbleitend (Chiralität)

HL: $E_G \approx 0.9 \text{ eV} / d(\text{nm})$

1D-Leiter, **ambipolar**

hohe Beweglichkeiten μ_h und μ_n

Position: katalyt. Verankerung

Transistorfunktion demonstriert

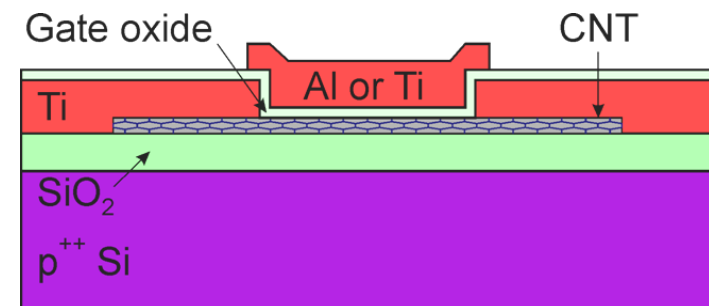
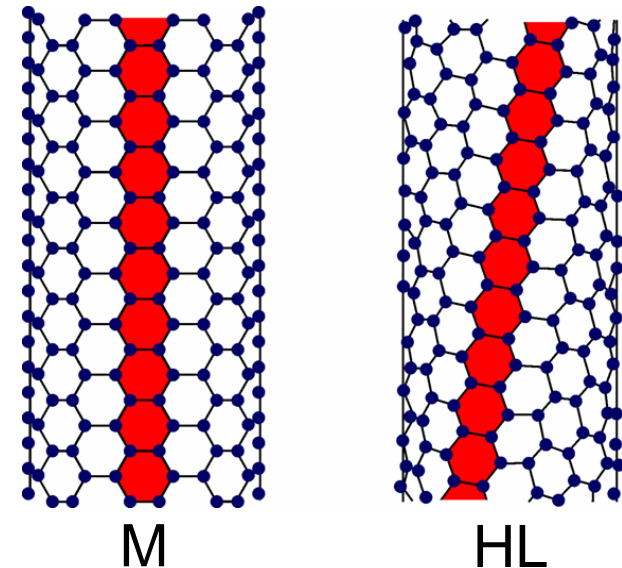
sortenreine Präparation

Zuverlässige Technologie

Kontaktierung

Gate-Oxid

■ ■ ■



R. Waser (Ed.): Nanoelectronics and Information Technology. Wiley-VCH, Weinheim 2003

1. Von der Mikroelektronik zur Nanoelektronik

1.3 Neue Ansätze für die CMOS-Technologie

Materialien + Strukturen

Graphen

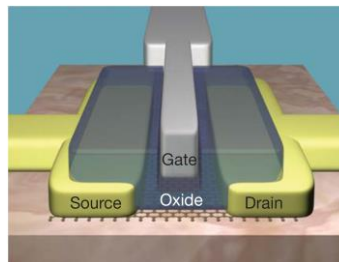
Monolagen-Graphen ohne Bandlücke
Bilagen, Multilagen mit Bandlücke

ambipolar: Elektronen und Löcher
mit hohen Beweglichkeiten μ_h und μ_n

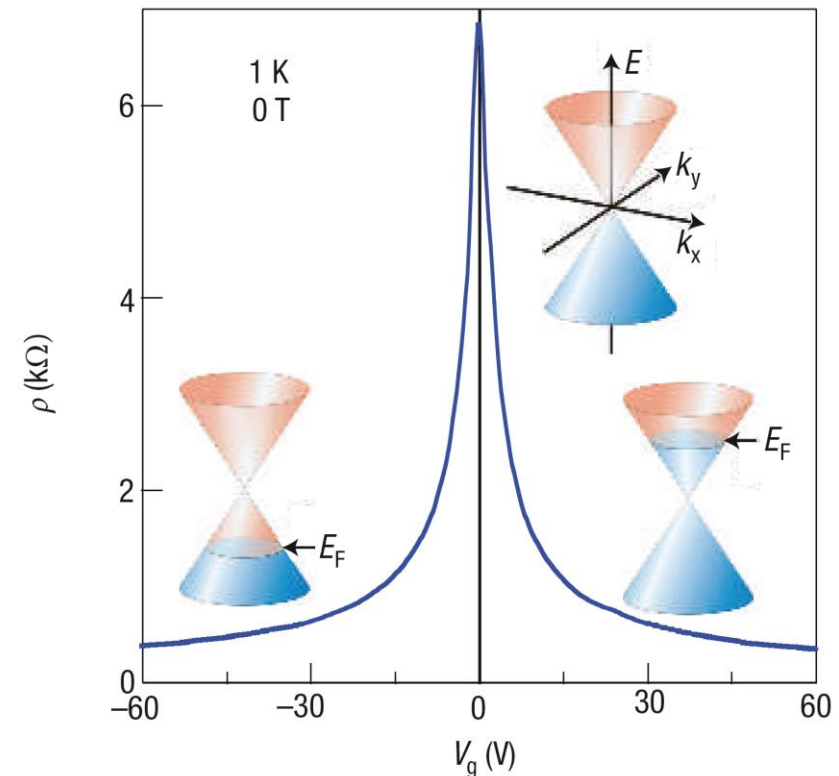
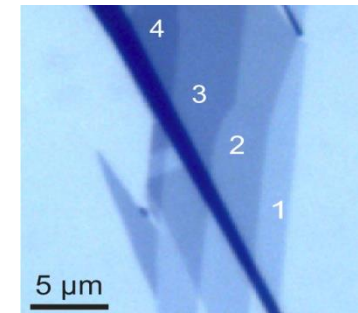
Präparation

Exfolierung
Epitaxie auf SiC, auf Metall
Chemische Darstellung
hohe Beweglichkeiten μ_h und μ_n

HF-MISFET demonstriert
Transitfrequenz 155 GHz
($L_{\text{channel}} = 40 \text{ nm}$)



Exfoliertes Graphen
mit 1 bis 4 ML auf
90 nm dickem SiO_2



A.K. Geim, K.S. Novoselov, Nature Materials **6**, 183 (2007); Wu *et al.*, Nature **472**, 74 (2011)

1. Von der Mikroelektronik zur Nanoelektronik

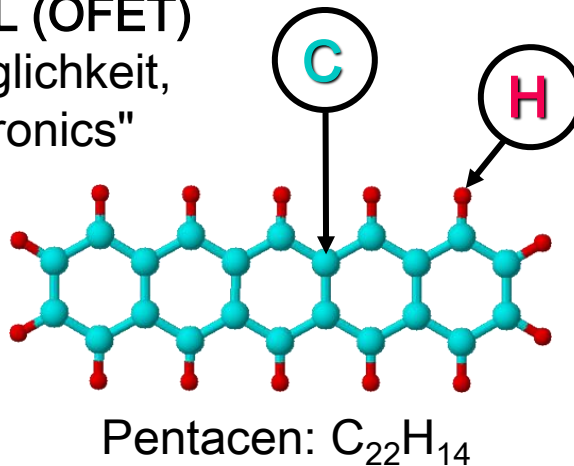
1.3 Neue Ansätze für die CMOS-Technologie

Materialien + Strukturen

Organischer HL (OFET)

niedrige Beweglichkeit,
"low-cost electronics"

Beweglichkeit
Kontakte
n-Kanal
Alterung
...



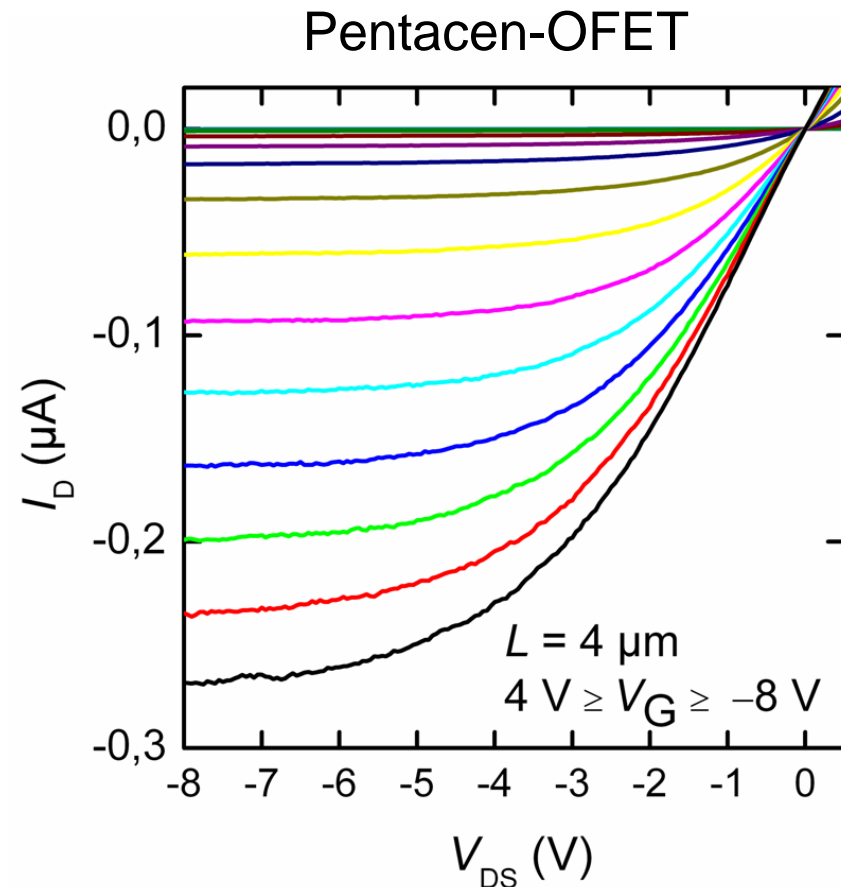
Heise 24.02.2011:

IMEC realisiert 8-Bit-Mikroprozessor
mit 3.381 p-Kanal Pentacen-TFTs

Takt: 6 Hz, $V_{DD} = 10$ V, $P = 92$ μ W

vgl. INTEL 4004 (1971): 2.300 MOSFETs

Takt 500 kHz, $V_{DD} = 15$ V, $P = 450$ mW



Dimitrakopoulos, Mascaró IBM J. Res. Develop. **45**, 11 (2001); Horowitz, J. Mater. Res. **19**, 1946 (2004)

Yusada *et al.*, Appl. Phys. Lett. **85**, 2098 (2004); Bock *et al.*, J. Appl. Phys. **100**, 114517 (2006)

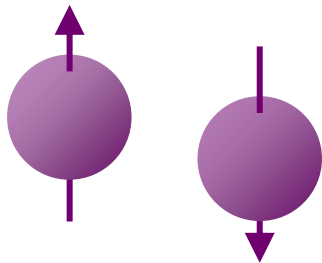
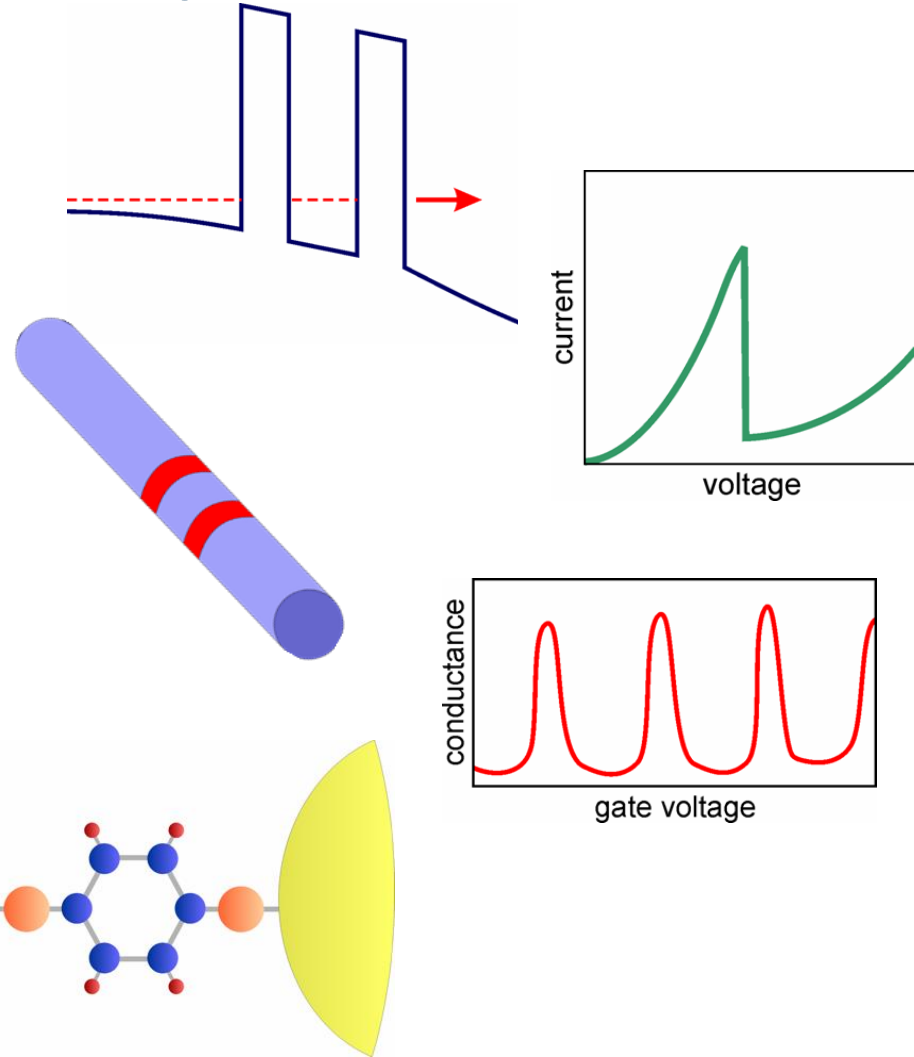
<https://www.heise.de/news/ISSCC-Prozessor-und-Speicher-aus-organischen-Transistoren-1197483.html>

1. Von der Mikroelektronik zur Nanoelektronik

1.3 Neue Ansätze für die CMOS-Technologie

Effekte, Zustandsvariablen

- **Tunneleffekt:** Res. Tunneldiode
ultraschnelle Logik
- **Einzelelektroneneffekte:** SET
Speicher, Multiple-Value Logic
- **Molekül-Zustände:** Molekül-FET
selbstorganisierende Elektronik
- **Spin-Transport:** Spin-Ventil
Sensor, Low-Power Spintronic



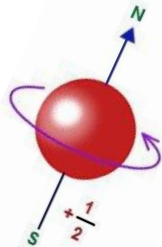
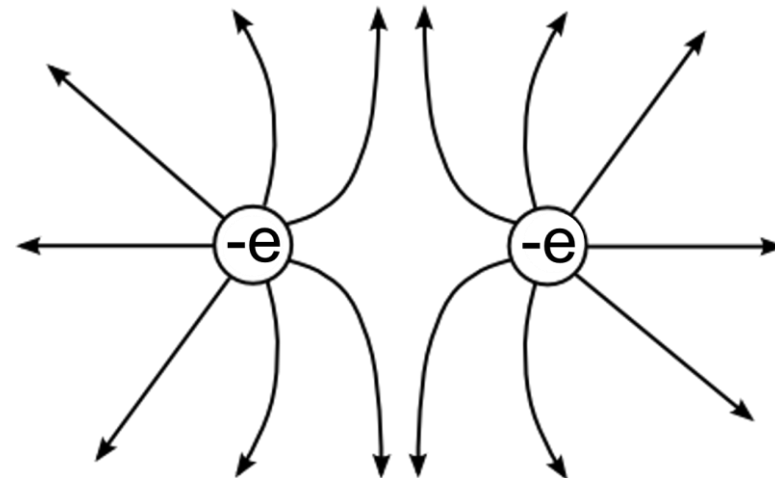
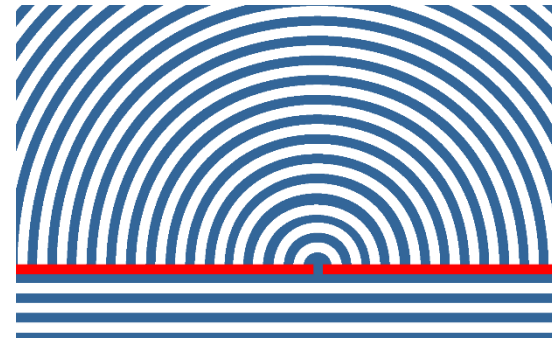
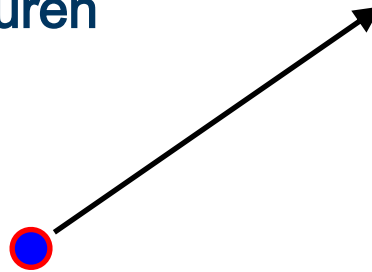
R. Waser (Ed.): Nanoelectronics and Information Technology. Wiley-VCH, Weinheim 2003

1. Von der Mikroelektronik zur Nanoelektronik

1.4 Effekte in kleinen Strukturen

Effekte, Zustandsvariablen

- **Ballistischer Transport**
Elektronen sind Teilchen
- **Quanteneffekte**
Elektronen sind Wellen
- **Einzelelektroneneffekte**
Diskrete Elementarladung
- **Spineffekte**
Elektronen tragen Spin



1. Von der Mikroelektronik zur Nanoelektronik

1.4 Effekte in kleinen Strukturen

Ballistischer Transport

Mittlere freie Weglänge: $l_e = v_F \cdot \tau_e$

Mittlere Stoßzeit: $\tau_e = \frac{m^*}{e} \mu$

Elektronen im Quantenfilm: $l_e = \frac{\mu \hbar}{e} \sqrt{2\pi \frac{N_s}{g_v}}$

Ohne Streuung
bleibt die Phase
der Elektronenwelle
erhalten, die Wellen
sind interferenzfähig

Si (100)	$\mu = 2 \times 10^3 \text{ cm}^2/\text{Vs}$ (300 K)	$\ell_e = 16 \text{ nm}$
	$\mu = 5 \times 10^5 \text{ cm}^2/\text{Vs}$ (1 K)	$\ell_e = 4 \text{ }\mu\text{m}$
GaAs	$\mu = 8 \times 10^3 \text{ cm}^2/\text{Vs}$ (300 K)	$\ell_e = 93 \text{ nm}$
	$\mu = 1 \times 10^7 \text{ cm}^2/\text{Vs}$ (0.1 K)	$\ell_e = 120 \text{ }\mu\text{m}$

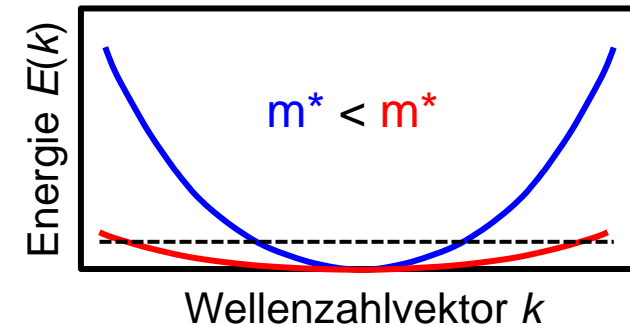
J.H. Davies: The Physics of Low-Dimensional Semiconductors. Cambridge University, Cambridge 1998

1. Von der Mikroelektronik zur Nanoelektronik

1.4 Effekte in kleinen Strukturen

Quanteneffekte

Wellenlänge: $\lambda_e = \frac{2\pi}{k_F} = \frac{h}{\sqrt{2m^* E_F}}$



$E_F = 10 \text{ meV}$
($T = 0$)

Si (100)	$m^*/m = 0.19$	$\lambda_e = 28 \text{ nm}$	$N_S = 1.6 \times 10^{12} \text{ cm}^{-2}$
GaAs	$m^*/m = 0.067$	$\lambda_e = 47 \text{ nm}$	$N_S = 3 \times 10^{11} \text{ cm}^{-2}$
InSb	$m^*/m = 0.0145$	$\lambda_e = 102 \text{ nm}$	$N_S = 6 \times 10^{10} \text{ cm}^{-2}$

$N_S = 5 \times 10^{11} \text{ cm}^{-2}$
($T = 0$)

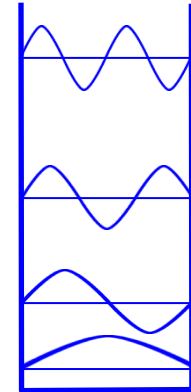
Si (100)	$\lambda_e = 50 \text{ nm}$	$E_F = 3 \text{ meV}$
GaAs	$\lambda_e = 35 \text{ nm}$	$E_F = 18 \text{ meV}$
InSb	$\lambda_e = 35 \text{ nm}$	$E_F = 82 \text{ meV}$

1. Von der Mikroelektronik zur Nanoelektronik

1.4 Effekte in kleinen Strukturen

Quanteneffekte

Kastenpotential: $k_n d = n\pi \quad E_n = \frac{\hbar^2}{2m^*} k_n^2 = \frac{h^2}{8m^* d^2} n^2$
 $n = 1, 2, 3, \dots$



$d = 20 \text{ nm}$
 $(T = 0)$

Si (100)	$m^*/m = 0.19$	$E_1 = 1 \text{ meV}$	$E_2 = 4 \text{ meV}$
GaAs	$m^*/m = 0.067$	$E_1 = 14 \text{ meV}$	$E_2 = 56 \text{ meV}$
InSb	$m^*/m = 0.0145$	$E_1 = 65 \text{ meV}$	$E_2 = 260 \text{ meV}$

Quantisierung
 beobachtbar,
 wenn

$$E_{n+1} - E_n \gg k_B T \quad \text{Abfallsintervall der Fermi-Verteilung}$$

$$E_{n+1} - E_n \gg \frac{\hbar}{\tau} \quad \text{Unbestimmtheitsrelation}$$

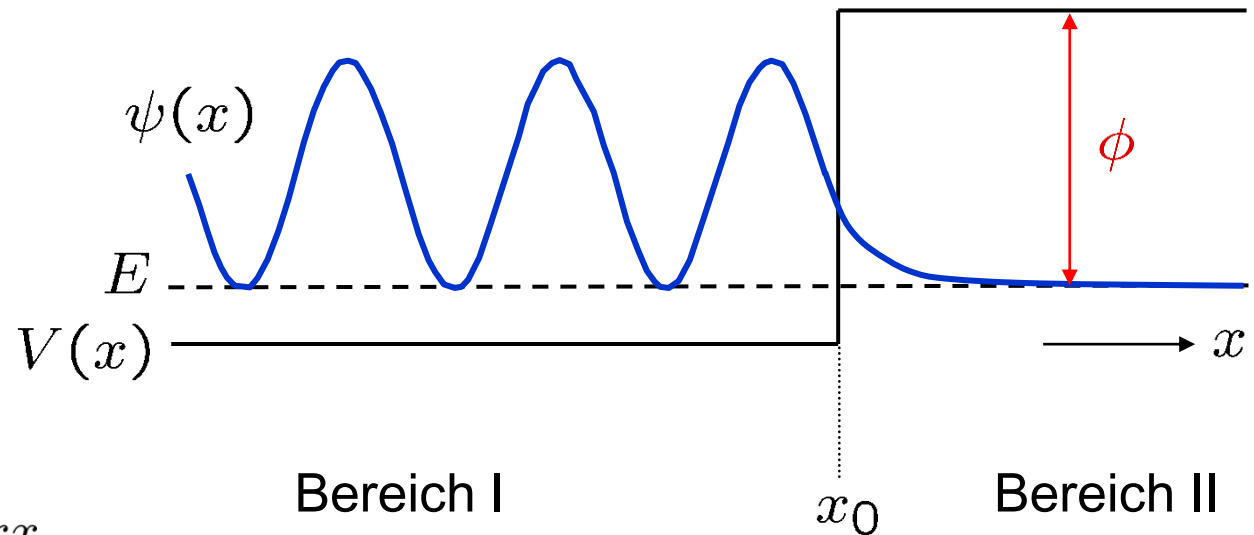
$$E_{n+1} - E_n \gg \frac{\partial E_n}{\partial d} \cdot \Delta d \quad \text{Inhomogenität der Schicht}$$

1. Von der Mikroelektronik zur Nanoelektronik

1.4 Effekte in kleinen Strukturen

Quanteneffekte

Barriere:



$$\psi^{\text{I}}(x) = ae^{jkx} + be^{-jkx}$$

$$V(x) = 0, \quad E > 0 \quad k = \frac{1}{\hbar} \sqrt{2m^* E} \quad \text{Wellenzahl}$$

$$\psi^{\text{II}}(x) = ce^{jkx} + de^{-jkx}$$

$$E - V = -\phi < 0 \quad \kappa = -jk = \frac{1}{\hbar} \sqrt{2m^* \phi} \quad \text{Dämpfungskonstante}$$

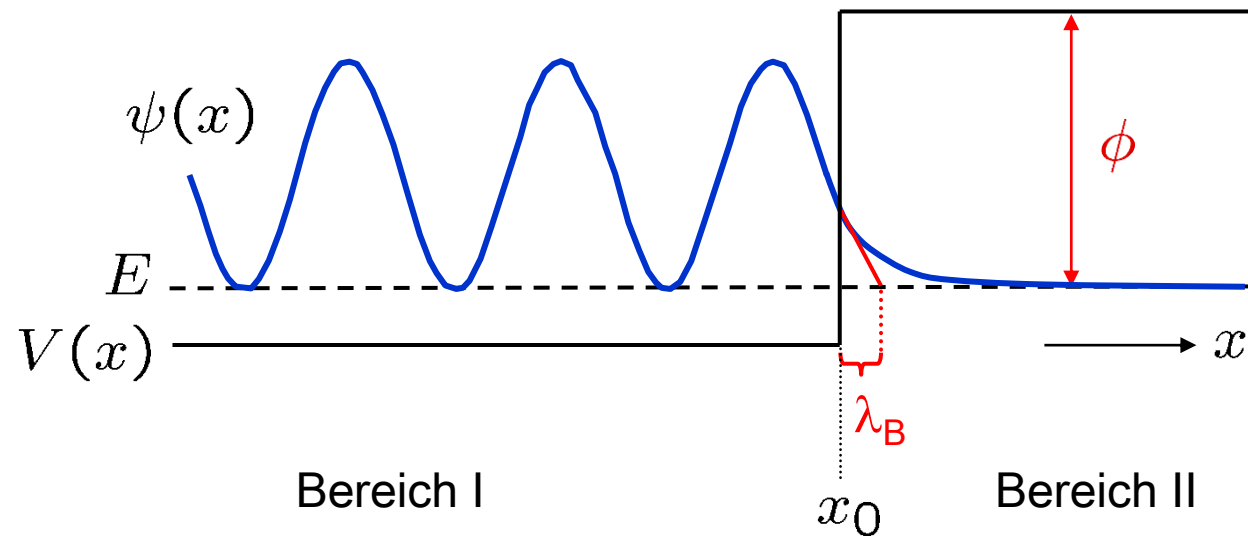
J.H. Davies: The Physics of Low-Dimensional Semiconductors. Cambridge University, Cambridge 1998

1. Von der Mikroelektronik zur Nanoelektronik

1.4 Effekte in kleinen Strukturen

Quanteneffekte

Barriere:



Stetigkeit bei $x = x_0$: ψ und $\frac{1}{m^*} \cdot \frac{d\psi}{dx}$

Abklinglänge: $\lambda_B = \frac{2\pi}{\kappa} = \frac{h}{\sqrt{2m^*\phi}}$

Tunneleffekt für $d_B \lesssim \lambda_B$

GaAs – Al_{0.3}Ga_{0.7}As:

$\phi = 0.25 \text{ eV}$

$m^*/m \approx 0.07$

$\lambda_B \approx 9.3 \text{ nm}$

1. Von der Mikroelektronik zur Nanoelektronik

1.4 Effekte in kleinen Strukturen

Einzelelektroneneffekte

Kugelkondensator $C = 4\pi\epsilon \cdot r$ ($\epsilon = \text{DK der Umgebung}$)

Ladearbeit für das N -te Elektron:

$$E_N = \int_{Q_{N-1}}^{Q_N} V(Q) dQ = \int_{-e(N-1)}^{-eN} \left(\frac{Q}{C} + V_{\text{ext}} \right) dQ = \frac{e^2}{C} \left(N - \frac{1}{2} \right) - eV_{\text{ext}}$$

Coulomb-Blockade-Energie: $E_C = \frac{e^2}{C}$

Beispiel: Metallkugel in Si ($\epsilon_r = 11.9$), $d = 10 \text{ nm}$: $C = 10^{-18} \text{ F}$; $E_C = 140 \text{ meV}$

M.J. Kelly: Low-Dimensional Semiconductors. Clarendon, Oxford 1995